

**Sujet de Thèse : Convertisseur utilisant des composants de puissance GaN verticaux**

Le travail proposé s'inscrit dans le cadre de la maîtrise des perturbations CEM des convertisseurs utilisant des composants Grand Gap de puissance.

Des travaux antérieurs au G2Elab [1], [2], [3], [4] ont permis de développer des mises en œuvre originales de type Power Chip on Chip (PCoC), et de mettre en avant certains avantages d'un point de vue réduction des inductances parasites de commutation, immunité des signaux de commande et CEM globale de la cellule de commutation.

Cette gamme de convertisseurs est particulièrement adaptée aux composants présentant des fronts raides de commutation. Des premiers démonstrateurs ont pu être réalisés à base de MOSFET SiC (puces incluses dans le PCB, figure 1) et HEMT GaN (figures 9, 10 et 20), les premières caractérisations donnent des résultats prometteurs (figure 21).

Cependant il faut des réalisations plus abouties pour pouvoir avoir des caractérisations à une puissance significative, avec la prise en compte du filtrage de sortie notamment, qu'il est indispensable d'intégrer à la cellule. Des étapes de modélisation sont également indispensables afin de disposer de règles de conception plus fines pour optimiser les dispositifs.

Dans le cadre du PEPR « Vertigo », les composants seront des puces GaN verticales de puissance. La technologie PCB sera probablement utilisée pour la réalisation du convertisseur de puissance. Le travail sur le PCB, et plus particulièrement sur l'intégration de matériaux magnétique pour la réalisation du filtre de sortie, sera un aspect technologique important de l'étude.

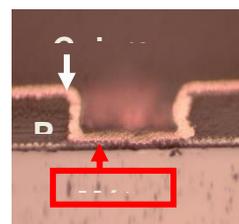
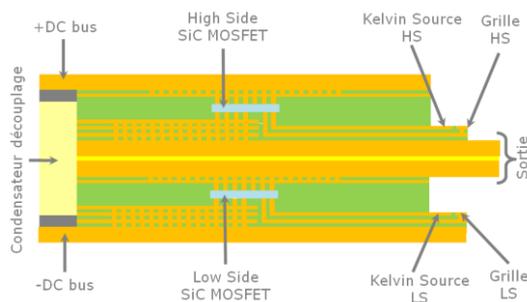


Figure 1 : exemple d'intégration de puces SiC dans un PCB

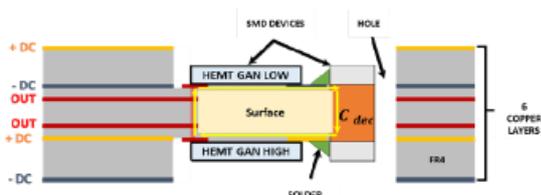


Fig. 9 Vertical cross-section of the "3D" power loop structure

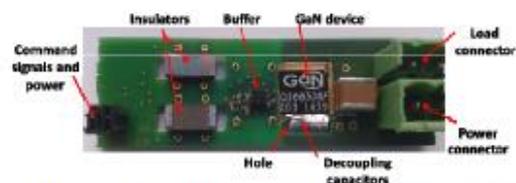


Fig. 10 Bottom view of the proposed 3-D power loop structure

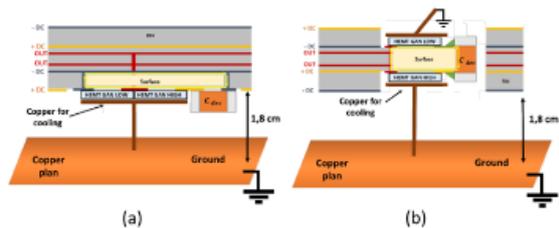


Fig. 20 Illustrations of the EMC measurement conditions: (a) "2D" and (b) "3D" power loop designs.

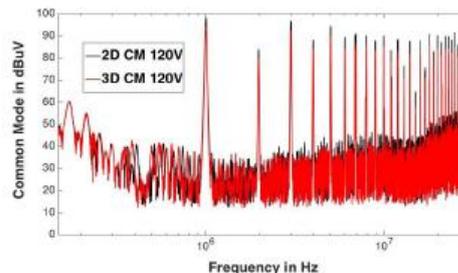


Fig. 21 "2D" and "3D" Common Mode measurements

Le Travail se déroulera sur une période à Grenoble au G2Elab pour la modélisation du convertisseur et de ses filtres, et pour les caractérisations, et aussi à Toulouse au Laplace pour les aspects technologiques des réalisations. La répartition entre Grenoble et Toulouse devrait être d'environ 50% du temps dans chaque laboratoire.

### Début de la thèse : Septembre ou Octobre 2023

Encadrement :

Pierre-Olivier JEANNIN, Laboratoire de Génie Electrique de Grenoble, G2Elab, GreEn-ER, 21 avenue des martyrs, 38000 GRENOBLE France.

Mail : [pierre-olivier.jeannin@g2elab.grenoble-inp.fr](mailto:pierre-olivier.jeannin@g2elab.grenoble-inp.fr)

Vincent BLEY, Laboratoire Laplace Laboratoire Plasma et Conversion d'Énergie Université Toulouse III Paul Sabatier, Bât 3R3, 118, route de Narbonne, 31062 TOULOUSE, France,

Mail : [vincent.bley@laplace.univ-tlse.fr](mailto:vincent.bley@laplace.univ-tlse.fr)

Mickael PETIT, Laboratoire SATIE

Mail : [mickael.petit@satie.ens-cachan.fr](mailto:mickael.petit@satie.ens-cachan.fr)

Références bibliographiques :

[1] E. Vagnon, P-O. Jeannin, J-C. Crébier, Y. Avenas "A Bus-Bar-Like Power Module Based on Three-Dimensional Power-Chip-on-Chip Hybrid Integration" IEEE Transactions on IAS, VOL. 46, NO. 5, pp2046-2055, 2010.

[2] J.-L. Marchesini, P.-O. Jeannin, Y. Avenas, J. Delaine, and R. Riva, "Implementation and Switching Behavior of a PCB-DBC IGBT Module Based on the Power Chip-on-Chip 3-D Concept," Ind. Appl. IEEE Trans. On, vol. 53, no. 1, pp. 362–370, January/february. 2017. année 2017.

[3] Guillaume Regnat; Pierre-Olivier Jeannin; David Frey; Jeffrey Ewanchuk; Stefan V. Mollov; Jean-Paul Ferrieux, "Optimized Power Modules for Silicon Carbide mosfet," Ind. Appl. IEEE Trans. On, vol. 54, no. 2, pp. 1634-1644, March/April. 2018. année 2018.

[4] Clément Fita, Pierre-Olivier Jeannin, Pierre Lefranc, Edith Clavel, Johan Delaine, "A Novel 3D Structure for Synchronous Buck Converter Based on Nitride Gallium Transistors," IEEE Energy Conversion Congress and Exposition (ECCE) pp. 1-7, année 2016.